

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平5-190626

(43)公開日 平成5年(1993)7月30日



(51)Int.Cl.<sup>5</sup>

H 0 1 L 21/66  
23/32

識別記号

庁内整理番号

F I

技術表示箇所

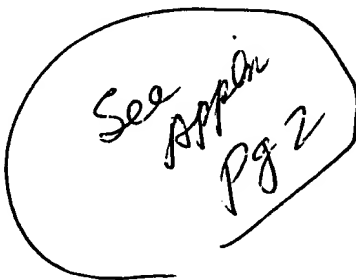
D 8406-4M

A 7220-4M

審査請求 未請求 請求項の数3(全 5 頁)

(21)出願番号 特願平4-6206

(22)出願日 平成4年(1992)1月17日



(71)出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(71)出願人 000233505

日立東京エレクトロニクス株式会社

東京都青梅市藤橋3丁目3番地の2

(72)発明者 桑木野 基

東京都青梅市藤橋3丁目3番地2 日立東

京エレクトロニクス株式会社内

(74)代理人 弁理士 小川 勝男

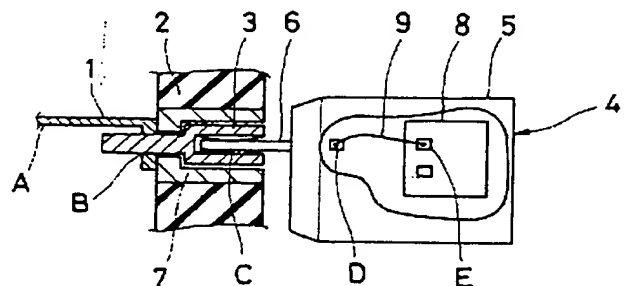
(54)【発明の名称】 半導体装置用ソケット

(57)【要約】

【目的】 ソケットハウジングの内部の被測定物に近い部位に雑音吸収部材を設置することで、誤動作防止の対策を被測定物の近傍で施すことができるようにする。

【構成】 半導体装置4を基板に実装または検査装置に接続するための半導体装置用ソケットであって、雑音の影響を受ける恐れのあるソケット端子3を囲繞する如くに雑音吸収部材7を配設し、貫通コンデンサまたはリング型フェライトコアとして機能させ、外部からの雑音混入を防止する。

図1



1 : 信号線  
2 : ソケットハウジング  
3 : ソケット端子  
4 : 半導体装置

5 : パッケージ  
6 : 端子  
7 : 雑音吸収部材

## 【特許請求の範囲】

【請求項1】 被測定物を実装または検査装置に接続するための半導体装置用ソケットであって、雑音の影響を受ける恐れのあるソケット端子を囲繞する如くに雑音吸収部材を配設することを特徴とする半導体装置用ソケット

【請求項2】 前記雑音吸収部材は、貫通コンデンサまたはリング型フェライトコアの少なくとも一方からなることを特徴とする請求項1記載の半導体装置用ソケット

【請求項3】 前記雑音吸収部材を、固定または着脱自在に設置することを特徴とする請求項1記載の半導体装置用ソケット

## 【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明はソケットの構造技術、特に、半導体検査装置にあって、IC、LSIなどを装着するために用いて効果のある技術に関するものである。

【0002】

【従来の技術】ICやLSIの量産ラインで特性検査を行う場合、特性検査装置にICやLSIを装着する際、ソケット（あるいはこれに類するもの）を用いて行われる（この種の用途に用いられるソケットについては、例えば、山一電機工業〔株〕発行のカタログ「GENERAL CATALOGUE」P15、16、21、22に記載がある）。被測定物であるIC又はLSIを高速動作あるいは高利得で動作させると、被測定物と特性検査装置の測定端子との間の配線長が長くなり、雑音などの外部信号を拾いやすくなり、被測定物の正常動作を妨げる要因の1つになる。

【0003】このような誤動作を防止する対策として、一般に被測定物側の給電系（電源系）に以下のような処理を施すことが行われている。

【0004】（a）被測定物ソケットの給電系の安定化のため、バイパスコンデンサを電源ライン、及び対策を必要とする信号端子（リード）に挿入して高周波域信号をバイパスさせる。

【0005】（b）上記の（a）の方法で満足な結果が得られない場合、リング型フェライトコアを電源ライン及び対策を必要とする端子に外嵌して高周波域信号を減衰させる。この場合、リング型フェライトコアの装着は、できるだけ被測定物に近い位置に取り付けるのが効果的である。なお、この種のリング型フェライトコアに関しては、〔株〕村田製作所発行のカタログ「EMI SUPPRESSION FILTER」P36、37、及び東北金属工業〔株〕発行のカタログ「TOKIN PRODUCT HIGHLIGHTS Vol. 02」P32、33、84、85に記載がある

【0006】

【発明が解決しようとする課題】本発明者の検討によれ

ば、対策を必要とする端子にバイパスコンデンサを接続し、あるいはリング型フェライトコアを端子に外嵌させて被測定物の誤動作を防止する対策は、被測定物と特性検査装置の測定端子との間のソケットに施されるものであるため、ソケットと被測定物との間に距離が生じ、完全な誤動作防止対策が図られないという問題がある。

【0007】すなわち、被測定物と特性検査装置の測定端子との間の等価回路は、図12のように示される（図中、水平に延びるコイル状のものは端子やワイヤによるインダクタンスを示し、Aはソケット近傍の信号線の位置、Bはソケットと信号線の接続部を示す位置、Cはソケット内の端子位置、Dは被測定物内の端子とボンディングワイヤの接続部を示す位置、Eはペレット位置を各々示す）。従来、バイパスコンデンサC<sub>0</sub>及びリング型フェライトコアRFCは、後から付ける都合から取り付け易いB位置及びその近傍に設けられている。このため、被測定物のペレット位置からバイパスコンデンサC<sub>0</sub>及びリング型フェライトコアRFCが遠くなり、その間のインダクタンスが大きくなることから、これらを設けた効果が弱くなり、誤動作防止効果の小さいのが現状であった。

【0008】そこで、本発明の目的は、誤動作防止の対策を被測定物の近傍で施すことのできる技術を提供することにある。

【0009】

【課題を解決するための手段】本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下の通りである。

【0010】すなわち、被測定物を実装または検査装置に接続するための半導体装置用ソケットであって、雑音の影響を受ける恐れのあるソケット端子を囲繞する如くに雑音吸収部材を配設するようにしている。

【0011】

【作用】上記した手段によれば、ソケットハウジングの内部の被測定物に近い部位に雑音吸収部材を設置することができる。したがって、被測定物に接近して雑音吸収部材を配設できる結果、外部からの雑音の混入を最小限に抑え、誤動作を最小限にすることができる。

【0012】

【実施例1】図1は本発明による半導体装置用ソケットの一実施例を示す部分断面図である。ここでは、ソケット及び被測定物としての半導体装置の複数の端子の内、1本のみを示している。また、図中のA～Eは、図12に示した同一位置に該当する。

【0013】検査装置側からの信号線1は、ソケットハウジング2内に設置されるソケット端子3の露出部に接続されている。ソケット端子3は、半導体装置4のパッケージ5より露出する端子6を挿入するための中空部が形成されている。さらに、このソケット端子3を囲繞するようにして雑音吸収部材7が配設されている。この雑

音吸収部材7は、コンデンサまたはフェライトコア、あるいは両方であり、いずれも円筒状（またはリング状）に加工されている。コンデンサとフェライトコアの両方を用いる場合は縦方向に2段重ねにされる。コンデンサは円筒状を成しているために貫通コンデンサとして機能する。また、半導体装置4のパッケージ5内にはペレットが内蔵され、そのパッドとインナーリードとはボンディングワイヤ9で接続されている。

【0014】図2は本発明による半導体装置用ソケットの端子を通した配線系の等価回路を示す回路図である。

【0015】各部のアルファベットは図12と同一位置を示しているが、図より明らかなように、バイパスコンデンサC<sub>0</sub>（またはリング型フェライトコアRFC、もしくは両方）がC位置に設けられているため、E位置からの距離は図12に示した従来位置より短くなり、この分だけ外部からの影響を排除することができる。

【0016】図3はソケットハウジング2の平面図を示し、図4はソケット端子3の4個を拡大して示した平面図である。さらに、図5は図4のソケット端子3の正面図及び部分断面図であり、図6は図4のA-A'断面図である。

【0017】各図に示すように、ソケット端子3は、半導体装置4の端子6が挿入される中空部を有した太径部分と、この太径部分に連結して検査装置に挿入するための細径部分とから成る。ソケット端子3の外側には、雑音吸収部材7がソケット端子3を取り囲むように（点線図示の部分）配設される。雑音吸収部材7は、ソケットハウジング2の厚み幅の全域に設けているが、必ずしもその必要はなく、例えば太径部分などのように一部分のみにしてもよい。

【0018】雑音吸収部材7はコンデンサの場合、貫通型コンデンサを形成するように、セラミック材をリング型に加工し、その内周面及び外周面に銀蒸着などを施して導電層を形成し、この導電層の各々をソケット端子3の外周面に接触させると共に外側の導電層をアースに接続する。一方、リング型フェライトコアを用いる場合、フェライト材をソケット端子3に外嵌可能な内径のリング状のコアにし、ソケット端子3に同軸に配設する。

【0019】

【実施例2】図7は本発明による半導体装置用ソケットの他の実施例を示す断面図であり、断面位置は図6と同一である。

【0020】前記実施例が雑音吸収部材7を固定設置にしていたのに対し、本実施例はソケットハウジング2を上下に2分割し、雑音吸収部材7を着脱自在にしたところに特徴がある。

【0021】このような構成にすることで、周波数特性が劣化する恐れがある場合などのときには、音吸収部材7を取り外すことができ、特性の保証を優先させることができる。

【0022】

【実施例3】図8は本発明による半導体装置用ソケットの第3実施例を示す拡大平面図及び正面断面図であり、図9は図8のB-B'断面図である。

【0023】本実施例は、前記各実施例がソケット端子3と雑音吸収部材7が固定設置であったのに対し、両者を別部品化し、雑音吸収部材7を下方向に任意に着脱できるようにしたところに特徴がある。すなわち、図8及び図9に示すように、雑音吸収部材7を引き抜くことができ、必要に応じて装着することかできる。したがって、誤動作防止の対策が必要な端子に対して任意に装着が可能になる。

【0024】

【実施例4】図10は本発明による半導体装置用ソケットの第4実施例を示す拡大平面図及び正面断面図であり、図11は図10のC-C'断面図である。

【0025】本実施例は、ソケット端子3と雑音吸収部材7を一体化したところに特徴がある。すなわち、例えばコンデンサの場合、蒸着あるいは焼結によりソケット端子3の外周に形成する。このような構成により、雑音吸収部材7を含むソケット端子3の薄型化を図ることができる。

【0026】以上、本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は前記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0027】

【発明の効果】本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、下記の通りである。

【0028】すなわち、被測定物を実装または検査装置に接続するための半導体装置用ソケットであって、雑音の影響を受ける恐れのあるソケット端子を囲繞する如くに雑音吸収部材を配設するようにしたので、被測定物に接近して雑音吸収部材を配設できる結果、被測定物が高速動作及び高利得のものであっても、外部からの雑音の混入を最小限に抑え、誤動作を最小限にすることができる。

【図面の簡単な説明】

【図1】本発明による半導体装置用ソケットの一実施例を示す部分断面図である。

【図2】本発明による半導体装置用ソケットの端子を通した配線系の等価回路を示す回路図である。

【図3】本発明のソケットハウジングを示す平面図である。

【図4】4個のソケット端子を拡大して示した平面図である。

【図5】図4のソケット端子の正面図及び部分断面図である。

【図6】図4のA-A'断面図である。

【図7】本発明による半導体装置用ソケットの第2実施例を示す断面図である。

【図8】本発明の第3実施例を示す端子部の拡大平面図である。

【図9】図8のB-B'断面図である。

【図10】本発明による半導体装置用ソケットの第4実施例を示す部分平面図である。

【図11】図10のC-C'断面図である。

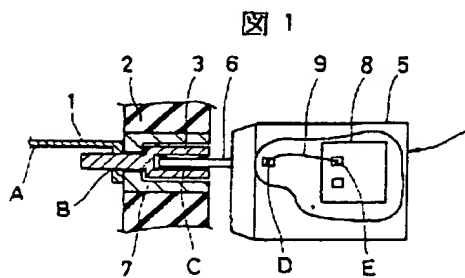
【図12】従来の被測定物と特性検査装置の測定端子との間の等価回路を示す回路図である。

# 【符号の説明】

- 1 信号線
- 2 ソケットハウジング
- 3 ソケット端子
- 4 半導体装置
- 5 パッケージ
- 6 端子
- 7 雑音吸収部材
- 9 ボンディングワイヤ

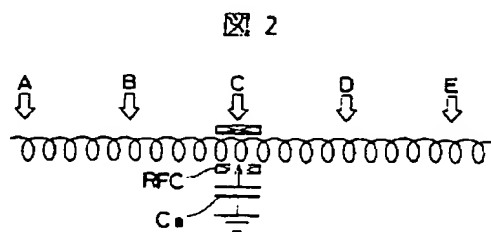
10

【図1】



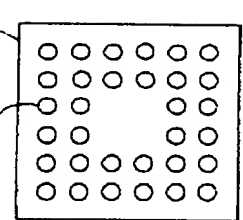
- 1 : 信号線
- 2 : ソケットハウジング
- 3 : ソケット端子
- 4 : 半導体装置
- 5 : パッケージ
- 6 : 端子
- 7 : 雑音吸収部材

【図2】



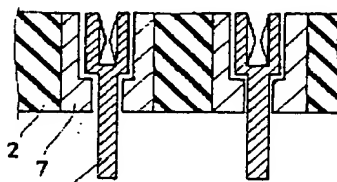
【図3】

図 3



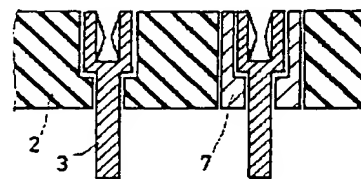
【図6】

図 6



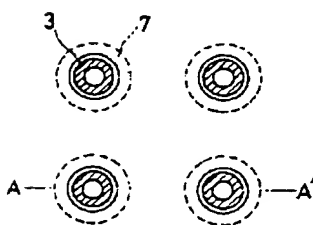
【図9】

図 9



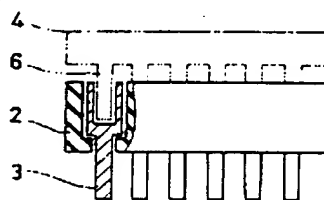
【図4】

図 4



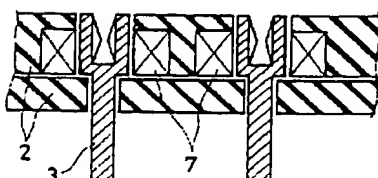
【図5】

図 5



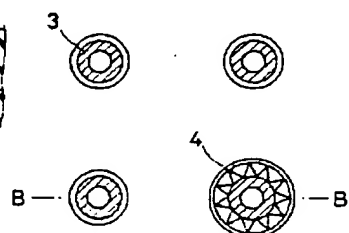
【図7】

図 7



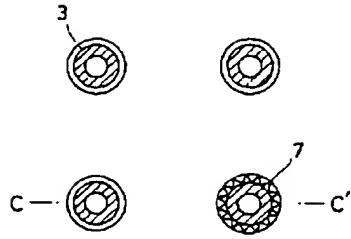
【図8】

図 8



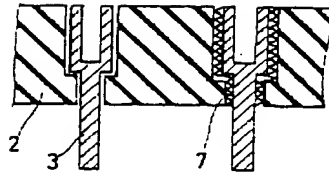
【図10】

図10



【図11】

図11



【図12】

図12

